

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-205339

(43)Date of publication of application : 30.07.1999

(51)Int.Cl. H04L 12/28  
H04Q 3/00

(21)Application number : 10-007681

(71)Applicant : HITACHI LTD

(22)Date of filing : 19.01.1998

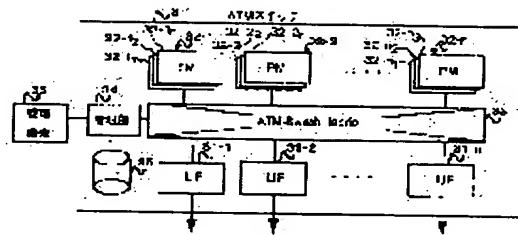
(72)Inventor : YOKOYAMA TATSUYA  
TAKADA OSAMU  
ENDO YOICHI

## (54) ATM EXCHANGE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide the ATM exchange where an added faculty functions efficiently.

**SOLUTION:** The exchange is provided with an ATM switch fabric 33 that switches a cell sent via a network to an output destination specified by a header added to the cell and a plurality of PM 32 that assemble a series of cells sent from the ATM switch fabric 33 into a packet and that apply a prescribed processing to the packet. Each of a plurality of the PM 32 transfers cells to other PM 32 via the ATM switch fabric 33 without processing a packet consisting of a series of received cells when it is busy.



## LEGAL STATUS

[Date of request for examination] 20.02.2002

[Date of sending the examiner's decision of rejection] 24.11.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-205339

(43) 公開日 平成11年(1999) 7月30日

(51) Int.Cl.<sup>6</sup>

識別記号

F I

H 0 4 L 12/28

H 0 4 L 11/20

G

H 0 4 Q 3/00

H 0 4 Q 3/00

審査請求 未請求 請求項の数13 O L (全 19 頁)

(21) 出願番号

特願平10-7681

(22) 出願日

平成10年(1998) 1月19日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 横山 達也

神奈川県川崎市麻生区王禅寺1099番地 株式会社日立製作所システム開発研究所内

(72) 発明者 高田 治

神奈川県川崎市麻生区王禅寺1099番地 株式会社日立製作所システム開発研究所内

(72) 発明者 遠藤 代一

神奈川県海老名市下今泉810番地 株式会社日立製作所オフィスシステム事業部内

(74) 代理人 弁理士 富田 和子

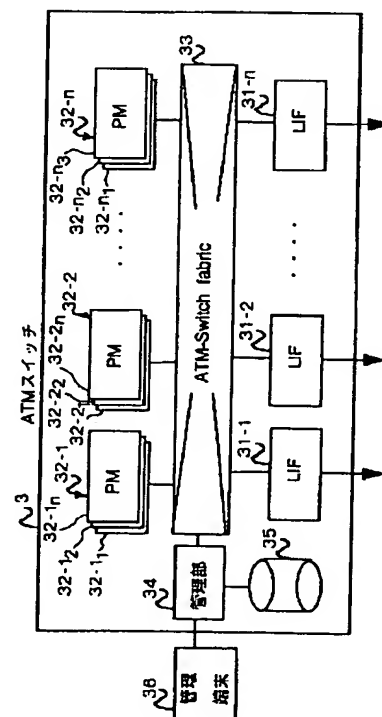
(54) 【発明の名称】 A T M交換機

(57) 【要約】

【課題】 付加された機能を効率よく処理することが可能なA T M交換機を提供する。

【解決手段】 ネットワーク7を介して送られてきたセルを当該セルに付されたヘッダにより特定される出力先にスイッチングするA T Mスイッチファブリック33と、A T Mスイッチファブリック33から送られてきた一連のセルをパケットに組み立てて所定の処理を施す複数のP M32と、を備える。複数のP M32各々は、自己がビジー状態にある場合、受け取った一連のセルで構成されるパケットを処理することなく、これらのセルをA T Mスイッチファブリック33を介して、他のP M32に転送する。

図3



**【特許請求の範囲】**

【請求項 1】 A T M 交換機であって、ネットワークを介して送られてきたセルを、当該セルに付されたヘッダにより特定される出力先にスイッチングする A T M スイッチング部と、

前記 A T M スイッチング部から送られてきたパケットを構成する一連のセルを、当該パケットに組み立てて所定の処理を施す、複数のパケット処理部と、  
を備え、

前記複数のパケット処理部各々は、  
自己がビジー状態にある場合、前記 A T M スイッチング部から送られてくる一連のセルで構成されるパケットを処理することなく、該一連のセルを前記 A T M スイッチング部を介して、他のパケット処理部に転送することを特徴とする A T M 交換機。

【請求項 2】 請求項 1 記載の A T M 交換機であって、  
前記複数のパケット処理部各々は、  
パケットに前記所定の処理を行う第一のプロセッサと、  
前記第一のプロセッサで処理中のパケット数を測定し、  
該測定値が規定値を越えた場合に、他のパケット処理部の稼働状況を示すテーブルから非ビジー状態にあるパケット処理部を検索する第二のプロセッサと、  
前記テーブル、および前記第一、第二のプロセッサが実行すべきプログラムを記憶する少なくとも 1 つのメモリと、

前記 A T M スイッチング部から送られてきたパケットを構成する一連のセルを当該パケットに組み立てて、前記第一のプロセッサに渡すと共に、前記第二のプロセッサにより非ビジー状態にあるパケット処理部が検索された場合には、前記組み立てたパケットを前記第一のプロセッサに渡すことなくセルに分解して、これらを、前記 A T M スイッチング部を介して、前記検索されたパケット処理部に転送するコントローラと、  
を有していることを特徴とする A T M 交換機。

【請求項 3】 請求項 2 記載の A T M 交換機であって、  
前記第二のプロセッサは、前記第一のプロセッサで処理中のパケット数が規定値を越えた場合に、自己のパケット処理部がビジー状態になった旨を、および、該パケット数が規定値以下になったときに、自己のパケット処理部が非ビジー状態になった旨を、他のパケット処理部に各々通知し、  
かつ、他のパケット処理部から通知されたビジー／非ビジー状態に応じて、前記テーブルを更新することを特徴とする A T M 交換機。

【請求項 4】 請求項 2 または 3 記載の A T M 交換機であって、  
前記第一のプロセッサが実行すべきプログラムを記憶する記憶装置と、  
前記複数のパケット処理部各々が備えるメモリに、前記記憶装置に記憶されたプログラムをロードする管理装置

と、

をさらに備えていることを特徴とする A T M 交換機。

【請求項 5】 請求項 2、3 または 4 記載の A T M 交換機であって、

前記第二のプロセッサは、第一のプロセッサで処理中のパケット数が規定値を越えた場合において、前記テーブルに非ビジー状態のパケット処理部がない場合は、その旨を外部に通知することを特徴とする A T M 交換機。

【請求項 6】 A T M 交換機であって、

10 ネットワークを介して送られてきたセルを、当該セルに付されたヘッダにより特定される出力先にスイッチングする A T M スイッチング部と、

前記 A T M スイッチング部から送られてきたパケットを構成する一連のセルを当該パケットに組み立てて、少なくとも 2 種の処理のうちのいずれか 1 つを施す、各処理毎に複数設けられたパケット処理部と、  
を備え、

前記各処理毎に複数設けられたパケット処理部各々は、  
自己がビジー状態にある場合、前記 A T M スイッチング部から送られてくる一連のセルで構成されるパケットを処理することなく、該一連のセルを前記 A T M スイッチング部を介して、自己と同じ処理を行う他のパケット処理部に転送することを特徴とする A T M 交換機。

【請求項 7】 請求項 6 記載の A T M 交換機であって、  
前記各処理毎に複数設けられたパケット処理部各々は、  
パケットに前記少なくとも 2 種の処理のうちのいずれか 1 つを行う第一のプロセッサと、  
前記第一のプロセッサで処理中のパケット数を測定し、  
該測定値が規定値を越えた場合に、自己のパケット処理部と同じ処理を行う他のパケット処理部の稼働状況を示すテーブルから、非ビジー状態にあるパケット処理部を検索する第二のプロセッサと、  
前記テーブル、および前記第一、第二のプロセッサが実行すべきプログラムを記憶する少なくとも 1 つのメモリと、

前記 A T M スイッチング部から送られてきたパケットを構成する一連のセルを当該パケットに組み立てて、前記第一のプロセッサに渡すと共に、前記第二のプロセッサにより非ビジー状態にあるパケット処理部が検索された場合には、前記組み立てたパケットを前記第一のプロセッサに渡すことなくセルに分解して、これらを、前記 A T M スイッチング部を介して、前記検索されたパケット処理部に転送するコントローラと、  
を有していることを特徴とする A T M 交換機。

【請求項 8】 請求項 7 記載の A T M 交換機であって、  
前記第二のプロセッサは、前記第一のプロセッサで処理中のパケット数が規定値を越えた場合に、自己のパケット処理部がビジー状態になった旨を、および、該パケット数が規定値以下になったときに、自己のパケット処理部が非ビジー状態になった旨を、自己のパケット処理部

と同じ処理を行う他のパケット処理部に各々通知し、かつ、自己のパケット処理部と同じ処理を行う他のパケット処理部から通知されたビジー／非ビジー状態に応じて、前記テーブルを更新することを特徴とするATM交換機。

【請求項9】請求項7または8記載のATM交換機であって、

前記少なくとも2種の処理各々に対応して設けられた、対応する処理を実行するためのプログラムを記憶する記憶装置と、

前記各処理毎に複数設けられたパケット処理部各々に対して、当該パケット処理部が実行すべき処理に対応するプログラムを前記記憶装置から読み出し、当該パケット処理部に設けられたメモリ上にロードする管理装置と、をさらに備えていることを特徴とするATM交換機。

【請求項10】ATM交換機であって、

ネットワークを介して送られてきたセルを、当該セルに付されたヘッダにより特定される出力先にスイッチングするATMスイッチング部と、

前記ATMスイッチング部から送られてきたパケットを構成する一連のセルを当該パケットに組み立てて、少なくとも2種の処理のうちのいずれか1つを施す、各処理毎に複数設けられたパケット処理部と、

前記少なくとも2種の処理各々に対応して設けられた、対応する実行するためのプログラムを記憶する記憶装置と、

前記各処理毎に複数設けられたパケット処理部各々に対して、当該パケット処理部が実行すべき処理に対応するプログラムを前記記憶装置から読み出し、当該パケット処理部に設けられたメモリ上にロードする管理装置と、を備え、

前記各処理毎に複数設けられたパケット処理部各々は、自己がビジー状態にある場合において、自己と同じ処理を行う非ビジー状態のパケット処理部がある場合は、前記ATMスイッチ部から送られてくる一連のセルで構成されるパケットを処理することなく、該一連のセルを当該パケット処理部に転送し、自己と同じ処理を行う非ビジー状態のパケット処理部がない場合は、その旨を前記管理部に通知し、

前記管理部は、

パケット処理部から前記通知を受けた場合に、当該通知をしたパケット処理部で実行される処理に対応するプログラムを前記記憶装置から読み出し、該プログラムを、当該通知をしたパケット処理部と異なる処理を行うパケット処理部のメモリ上にロードして実行させることを特徴とするATM交換機。

【請求項11】請求項10記載のATM交換機であって、

前記各処理毎に複数設けられたパケット処理部各々は、パケットに前記少なくとも2種の処理のうちのいずれか

1つを行う第一のプロセッサと、

前記第一のプロセッサで処理中のパケット数を測定し、該測定値が規定値を越えた場合に、自己のパケット処理部と同じ処理を行う他のパケット処理部の稼働状況を示すテーブルから、非ビジー状態にあるパケット処理部を検索する第二のプロセッサと、

前記ATMスイッチング部から送られてきたパケットを構成する一連のセルを当該パケットに組み立てて、前記第一のプロセッサに渡すと共に、

10 前記第二のプロセッサにより、前記第一のプロセッサで処理中のパケット数が規定値を越えたと判断された場合において、非ビジー状態にあるパケット処理部が検出された場合には、前記組み立てたパケットを前記第一のプロセッサに渡すことなくセルに分解して、これらを、前記ATMスイッチング部を介して、前記検出されたパケット処理部に転送し、

非ビジー状態にあるパケット処理部が検出されなかった場合には、その旨を前記管理装置に通知するコントローラと、

20 を有していることを特徴とするATM交換機。

【請求項12】請求項11記載のATM交換機であって、

前記第二のプロセッサは、前記第一のプロセッサで処理中のパケット数が規定値を越えた場合に、自己のパケット処理部がビジー状態である旨を、および、該パケット数が規定値以下になったときに、自己のパケット処理部が非ビジー状態である旨を、自己のパケット処理部と同じ処理を行う他のパケット処理部に各々通知するとともに、

30 前記管理装置により新たにプログラムがロードされて、前記第一のプロセッサにて実行される処理が変更された場合に、その旨を変更前の処理を行う他のパケット処理部、および変更後の処理を行う他のパケット処理部に、各々通知し、

かつ、自己のパケット処理部と同じ処理を行う他のパケット処理部から通知されたビジー／非ビジー状態と、他のパケット処理部から通知された処理変更内容とに応じて、前記テーブルを更新することを特徴とするATM交換機。

40 【請求項13】ATM端末から送られてきたセルを、当該セルに付されたヘッダにより特定される出力先にスイッチングするATMスイッチと、

前記ATMスイッチを介して送られてきたパケットを構成する一連のセルを、当該パケットに組み立てて所定の処理を施す、複数の情報処理装置と、

前記複数の情報処理装置と前記ATMスイッチとを連結するネットワークと、を備え、

前記複数の情報処理装置各々は、

自己がビジー状態にある場合、前記ATMスイッチから送られてくる一連のセルで構成されるパケットを処理す

ることなく、該一連のセルを前記ATMスイッチを介して、他の情報処理装置に転送することを特徴とするATM交換システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ATM (Asynchronous Transfer Mode) 交換機に関する。

【0002】

【従来の技術】音声、映像およびデータを同じネットワークで通信する技術、すなわち、マルチメディア通信ネットワークを実現する技術として、ATMがある。

【0003】このATMを用いたネットワークシステムにおいて、ATM交換機（以下、ATMスイッチとも称する）は、ATM端末からの接続要求にしたがい、当該ATM端末との間に論理的な通信経路であるATMコネクションを設定する。この設定処理は、呼処理と呼ばれている。ATM端末は、呼処理終了後、当該コネクションを介して、ATMセルと呼ばれている固定長のデータの送受信を行う。

【0004】また、ATM交換機は、ATMセルのヘッダに付された識別情報にしたがってスイッチングを行い、当該ATMセルを出力先（宛先）へ振り分ける。近年のATM交換機では、このATMセルのスイッチング処理に加えて、IP (Internet Protocol) パケットのルーティング処理を行う（たとえば、イプシロン社の「IPスイッチ」）など、高機能化が図られている。

【0005】

【発明が解決しようとする課題】ところで、従来のATM交換機では、呼処理をATM交換機内に設けられた単一のCPUで行っている。このため、大規模ネットワークを構築する場合に、CPUの負担が過大になり、呼処理能力の点で問題がある。

【0006】また、上記従来の、ATMセルのスイッチング処理に加えて、IPパケットのルーティング処理を行うATM交換機は、ハードウェアによるスイッチング機能を利用してルーティング処理を高速化するものである。しかしながら、暗号処理やデータ圧縮処理等の種々の付加機能を必要に応じて搭載できるアーキテクチャを有するものではない。このため、高性能化、高機能化を行う度に、ATM交換機やATM交換システムのネットワーク構成を見直す必要があり、機能及び性能の拡張性の点で問題がある。

【0007】本発明は上記事情に鑑みてなされたものであり、本発明の目的は、付加された機能を効率よく処理することが可能なATM交換機を提供することにある。また、機能及び性能の拡張性に優れたATM交換機を提供することにある。

【0008】

【課題を解決するための手段】上記課題を解決するために、本発明のATM交換機は、ネットワークを介して送

られてきたセルを、当該セルに付されたヘッダにより特定される出力先にスイッチングするATMスイッチング部と、前記ATMスイッチング部から送られてきたパケットを構成する一連のセルを、当該パケットに組み立てて所定の処理を施す、複数のパケット処理部と、を備え、前記複数のパケット処理部各々は、自己がビジー状態にある場合、前記ATMスイッチング部から送られてくる一連のセルで構成されるパケットを処理することなく、該一連のセルを前記ATMスイッチング部を介して、他のパケット処理部に転送することを特徴とする。

【0009】本発明によれば、前記の構成により、パケット処理が、各パケット処理部での負荷状況に応じて動的に分散されるので、付加された機能を効率よく処理することができる。

【0010】なお、前記複数のパケット処理部各々は、パケットに前記所定の処理を行う第一のプロセッサと、前記第一のプロセッサで処理中のパケット数を測定し、該測定値が規定値を越えた場合に、他のパケット処理部の稼働状況を示すテーブルから非ビジー状態にあるパケット処理部を検索する第二のプロセッサと、前記テーブル、および前記第一、第二のプロセッサが実行すべきプログラムを記憶する少なくとも1つのメモリと、前記ATMスイッチング部から送られてきたパケットを構成する一連のセルを当該パケットに組み立てて、前記第一のプロセッサに渡すと共に、前記第二のプロセッサにより非ビジー状態にあるパケット処理部が検索された場合には、前記組み立てたパケットを前記第一のプロセッサに渡すことなくセルに分解して、これらを、前記ATMスイッチング部を介して、前記検索されたパケット処理部に転送するコントローラと、を有しているものでもよい。

【0011】このようにした場合、メモリ上にロードするプログラムを変更することで、機能や性能の拡張を容易に図ることが可能となる。

【0012】また、本発明の他の態様のATM交換機は、ネットワークを介して送られてきたセルを、当該セルに付されたヘッダにより特定される出力先にスイッチングするATMスイッチング部と、前記ATMスイッチング部から送られてきたパケットを構成する一連のセルを当該パケットに組み立てて、少なくとも2種の処理のうちのいずれか1つを施す、各処理毎に複数設けられたパケット処理部と、前記少なくとも2種の処理各々に対応して設けられた、対応する実行するためのプログラムを記憶する記憶装置と、前記各処理毎に複数設けられたパケット処理部各々に対して、当該パケット処理部が実行すべき処理に対応するプログラムを前記記憶装置から読み出し、当該パケット処理部に設けられたメモリ上にロードする管理装置と、を備え、前記各処理毎に複数設けられたパケット処理部各々は、自己がビジー状態にある場合において、自己と同じ処理を行う非ビジー状態の

7  
 パケット処理部がある場合は、前記ATMスイッチ部から送られてくる一連のセルで構成されるパケットを処理することなく、該一連のセルを当該パケット処理部に転送し、自己と同じ処理を行う非ビジー状態のパケット処理部がない場合は、その旨を前記管理部に通知し、前記管理部は、パケット処理部から前記通知を受けた場合に、当該通知をしたパケット処理部で実行される処理に対応するプログラムを前記記憶装置から読み出し、該プログラムを、当該通知をしたパケット処理部と異なる処理を行うパケット処理部のメモリ上にロードして実行させることを特徴とする。

【0013】この態様によれば、機能（実行する処理）の異なる複数のパケット処理部間で、各パケット処理部の負荷に応じて、パケット処理部の機能割り当てを動的に変更することができる。したがって、機能の異なる複数のパケット処理部にかかる負荷を効率よく分散させることができる。

【0014】

【発明の実施の形態】以下に、本発明の第一実施形態について説明する。

【0015】図1は、本発明の第一実施形態が適用されたATMネットワークシステムの概略構成図である。

【0016】本実施形態のATMネットワークシステムは、図1に示すように、複数のATM端末1A～1D（以下、単にATM端末1とも称する）が、ATMスイッチ3A、3B（以下、単にATMスイッチ3とも称する）を介して、ネットワーク7により互いに接続されて構成されている。

【0017】ATM端末1A～1Dは、各々、ATMによる通信を行うためのATM通信制御装置2A～2D（以下、単にATM通信制御装置2とも称する）を有している。ATM通信制御装置2は、ネットワーク7を介して、ATMスイッチ3に接続されている。

【0018】なお、本実施形態では、AAL5（ATM Adaptation Layer Type 5）とよばれるレイヤによりユーザデータ（パケット）をATMセル化することで、ATM上でのパケット通信を実現している。ここで、AAL5によるユーザデータのATMセル化の手順について、簡単に説明する。

【0019】図2は、AAL5によるユーザデータのATMセル化手順を説明するための図である。この処理は、ATM通信制御装置2内で行われる。

【0020】AAL5は、まず、上位レイヤであるアプリケーションからCPCS-PDU（Common Part Convergence Sublayer-Protocol Data Unit）の長さで送られてきたデータ41（パケット）に、PAD43-1（Padding）、LNG43-2（Length）、CRC43-3（誤り訂正）などのデータ（トレイラ）を付加し、48バイトの整数倍の長さを有するATMフレーム43を作成する。

【0021】次に、ATMフレーム43を、48バイト毎に分割して、ペイロード44-2を複数作成する。

【0022】次いで、作成したペイロード44-2各々にセルヘッダ44-1を付加して、ATMセル44を作成する。そして、これをATMスイッチ3に転送する。

【0023】ここで、セルヘッダ44-1は、GFC（Generic Flow Control）44-1A、VPI（Virtual Path Identifier）44-1B、VCI（Virtual Channel Identifier）44-1C、PT（Payload Type）44-1D、CLP（Cell Loss Priority）44-1E、および、HEC（Header Error Control）44-1Fである。ATM通信制御装置2およびATMスイッチ3は、ATMセルヘッダ44-1中のパラメータVPI44-1B、VCI44-1Cにより、ATMコネクションを識別する。

【0024】次に、ATMスイッチ3について詳しく説明する。

【0025】図3は、図1に示すATMスイッチ3の概略機能ブロック図である。

【0026】ATMスイッチ3は、図3に示すように、ネットワーク7を介してATMセルの入出力及び転送制御を行う複数の回線インタフェース（LIF）31-1～31-n（以下、単にLIF31とも称する）と、各種付加機能を搭載可能な複数のプロセッサモジュール（PM）32-1～32-n（以下、単にPM32とも称する）と、LIF31およびPM32間でハードウェア的にATMセルの交換（スイッチング）を行うATMスイッチファブリック33と、ATMスイッチ3全体の管理を行う管理部34と、ATMスイッチ3の動作プログラムが格納された記憶装置35と、を備えている。

【0027】管理部34には、管理端末36が接続されている。管理端末36は、管理部34に管理者の指示を与えたり、あるいは、ATMスイッチ3の動作環境を管理者に知らせたりする。

【0028】PM32は、実行する機能毎に複数設けられており、同じ機能を実現するPM32間で動的に負荷分散処理を行うよう構成されている。たとえば、呼処理を行うPM32-1としてPM32-1<sub>1</sub>～PM32-1<sub>n</sub>が設けられ、圧縮処理を行うPM32-2としてPM32-2<sub>1</sub>～PM32-2<sub>n</sub>が設けられ、暗号処理を行うPM32-3としてPM32-3<sub>1</sub>～PM32-3<sub>n</sub>（図3には示していない）が設けられ、そして、ルーティング処理を行うPM32-nとしてPM32-n<sub>1</sub>～PM32-n<sub>n</sub>が設けられている。そして、同じ機能を実現するPM32間で動的に負荷分散処理を行うよう構成されている。

【0029】なお、ここで挙げたPM32が実現する機能はあくまでも一例である。PM32が実現する機能は、たとえばLANエミュレーション処理など、ユーザのニーズに応じて決めればよい。

【0030】LIF31は、ネットワーク7を介して受け取ったATMセルについて、当該セルに各種PM32-1~PM32-nでの処理が必要な場合、ATMスイッチファブリック33にて、当該ATMセルが処理を受けるべきPM32にスイッチングされるよう、当該セルのヘッダを変換する。また、PM32で処理を施す必要がない場合、当該ATMセルの出力先となるLIF31に直接スイッチングされるよう、当該セルのヘッダを変換する。このLIF31は、従来よりATM交換機において従来より用いられているヘッダコンバータ(HC V)と基本的に同じものである。

【0031】なお、管理部34あるいはPM32によりLIF31をプログラミングすることで、LIF31の動作を制御することが可能である。

【0032】次に、PM32について詳しく説明する。

【0033】図4は、図3に示すPM32の概略機能ブロック図である。

【0034】PM32は、図4に示すように、メインバス377に接続されたメインCPU371およびメインメモリ372と、ローカルバス378に接続されたローカルCPU373およびローカルメモリ374と、ATMセルおよびパケット(ユーザデータ)間の変換処理を行うATMコントローラ375と、スイッチファブリック33とのインタフェースを司るスイッチインタフェース(SW-IF)16と、を備えている。

【0035】メインCPU371は、メインメモリ372上にロードされたプログラムにしたがい、パケットに処理を施す。管理部34は、記憶装置35に記憶された各種プログラムを読み出し、これら各々を予め定められたPM32に転送する。たとえば、呼処理プログラムをPM32-1<sub>1</sub>~PM32-1<sub>n</sub>に転送し、圧縮プログラムをPM32-2<sub>1</sub>~PM32-2<sub>n</sub>に転送し、暗号プログラムをPM32-3<sub>1</sub>~PM32-3<sub>n</sub>に転送し、そして、ルーティングプログラムをPM32-n<sub>1</sub>~PM32-n<sub>n</sub>に転送する。これを受けて、メインCPU371は、メインメモリ372上にロードされたプログラムを実行する。これにより、所定の機能モジュールとして機能する。

【0036】なお、本実施形態のPM32では、オプションとして、メインバス377に、メインCPU371での処理をアクセラレートするアクセラレータカード379を接続することができるように構成してある。

【0037】ローカルCPU373は、メインCPU371の負荷状態をモニタし、パケットに対し同じ処理を行う他のPM32との動的な負荷分散処理を実現するための制御用CPUとして機能する。これは、記憶装置35から読み出され、管理部34を介してローカルメモリ374上にロードされた所定のプログラムを実行することで実現される。

【0038】次に、ATMコントローラ375について

詳しく説明する。

【0039】ATMコントローラ375は、SW-IF376で受け取った一連のATMセルを組み立ててパケット(ユーザデータ)に変換する。そして、パケットをローカルメモリ374およびメインメモリ372のいずれか一方に転送する。また、ローカルメモリ374あるいはメインメモリ372からパケットを読み出し、これをATMセルに分割して、SW-IF376へ送る。

【0040】図5は、ATMコントローラ375でのセルの分割・組み立てに必要な制御テーブル、および、送信バッファの配置場所を説明するための図である。

【0041】図5に示すように、ローカルメモリ374は、パケット(ユーザデータ)をATMセルに分割するために必要な情報を保持する分割管理テーブル45と、ATMセルをパケットに組み立てるために必要な情報を保持する組立て管理テーブル47とを、コネクション(VC)毎に有している。

【0042】分割管理テーブル45には、情報として、送信バッファポインタ45-1と、送信データ長45-2と、送信CRC計算結果45-3と、送信セルヘッダ45-4と、送信バッファ種別45-5とを、格納している。

【0043】送信バッファポインタ45-1は、後述する送信バッファ種別45-5で特定されるメモリにおいて、送信するパケットの格納先を特定するためのデータを格納する。送信データ長45-2は、パケットのデータ長を特定するためのデータを格納する。送信CRC計算結果45-3は、パケットをATMセル化した際に生ずる誤り訂正の途中結果を格納する(したがって、最終的には、パケットのATMセル化が完了した際の誤り訂正の結果が格納されることになる)。送信セルヘッダ45-4は、パケットをATMセルに分割した場合に、各セルに付するヘッダ情報を格納する。送信バッファ種別45-5は、送信バッファの定義先(メインメモリ372、ローカルメモリ374)を特定するためのデータを格納する。なお、送信バッファは、メインメモリ371およびローカルメモリ374のいずれに定義してもよい。図5に示す例では、コネクションVC1の送信バッファ46がローカルメモリ374側に定義され、コネクションVC2の送信バッファ12-1がメインメモリ371側に定義されている例を示している。

【0044】ATMコントローラ375は、分割管理テーブル45に格納された情報にしたがい、AAL5によりパケットをATMセル化する。そして、このATMセルをAW-IF376を介してATMスイッチファブリック33に送信する。

【0045】組立て管理テーブル47には、情報として、受信バッファポインタ47-1と、受信データ長47-2と、受信CRC計算結果47-3と、受信バッファ種別47-4とを、格納している。



【0046】受信バッファポインタ47-1は、後述する受信バッファ種別47-4で特定されるメモリにおいて、組み立てたパケットの格納先を特定するためのデータを格納する。受信データ長47-2は、該パケットのデータ長を特定するためのデータを格納する。受信CRC計算結果47-3は、組み立てたパケットの誤り訂正結果を格納する。受信バッファ種別47-4は、受信バッファの定義先（メインメモリ372、ローカルメモリ374）を特定するためのデータを格納する。なお、受信バッファは、メインメモリ371およびローカルメモリ374のいずれに定義してもよい。図5に示す例では、コネクションVC1の受信バッファ48がローカルメモリ374側に定義され、コネクションVC2の受信バッファ12-2がメインメモリ371側に定義されている例を示している。

【0047】ATMコントローラ375は、組立て管理テーブル47に格納された情報にしたがい、ATMセルをパケットに組み立てる。そして、組み立てたパケットを受信バッファに格納する。

【0048】ローカルメモリ374は、上記のテーブルの他、PM32間において、ローカルな通信を実現するための管理セル用送信バッファ49Aおよび管理セル用受信バッファ49Bを有している。

【0049】次に、上記構成のATMスイッチ3の動作について説明する。

【0050】本実施形態のATMスイッチ3は、呼処理、暗号処理、圧縮処理などの処理を、当該処理を行う複数のPM32間において、動的に負荷分散させるようにしている。このようにすることで、効率よく処理するようにしている。

【0051】ここでは、一例として、標準化団体であるITU-Tで標準化されたQ.2931プロトコルにしたがい、呼処理が行われる場合の動作について説明する。

【0052】図6は、ITU-Tで標準化されたQ.2931プロトコルで規定された呼処理プロトコルのシーケンスを示す図である。

【0053】図6において、送信側のATM端末1は、最寄りのATMスイッチ3に対して、SETUPパケット70を、ATMセルに分解して送出する。ATMスイッチ3のLIF31は、ネットワーク7を介して受け取ったATMセルを、呼処理を行うPM32（たとえば、PM32-1<sub>1</sub>～PM32-1<sub>n</sub>のうちのいずれか1つ）にスイッチングされるよう、当該セルのヘッダを変換する。

【0054】ATMセルを受け取ったPM32は、これをSETUPパケット70に組み立て、その内容に応じて、呼設定を行う。

【0055】たとえば、図6において、送信側がATM端末1Aであり、受信側がATM端末1Bである場合、ATM端末1Aは、最寄りのATMスイッチ3Aに対

し、SETUPパケット70をATMセルに分解して送出する。

【0056】ATMスイッチ3Aは、ATM端末1Aに対し、CALL PROCEEDINGパケット71をATMセルに分解して返すとともに、ATM端末1Bに対し、CONNECTパケット72をATMセルに分解して送出する。これを受けて、ATM端末1Bは、ATMスイッチ3Aに対して、CONNECTパケット73をATMセルに分解して送出する。

【0057】ATMスイッチ3Aは、ATM端末1Bに対して、CONNECT ACKNOWLEDGEパケット74をATMセルに分解して返す。これにより、ATM端末1BおよびATMスイッチ3A間にコネクションを確立する。

【0058】また、ATMスイッチ3Aは、ATM端末1Aに対して、SETUPパケット75をATMセルに分解して送出する。これを受けて、ATM端末1Aは、ATMスイッチ3Aに対して、CONNECT ACKNOWLEDGEパケット76をATMセルに分解して返す。これにより、ATM端末1AおよびATMスイッチ3間にコネクションを確立する。

【0059】なお、図6に示す例では、1つのATMスイッチ3を介してATM端末1間にコネクションが設定される場合について説明したが、2つ以上のATMスイッチを介してATM端末間にコネクションが設定される場合（たとえば、図1において、ATM端末1AおよびATM端末1D間にコネクションが設定される場合）は、該ATM端末間に介在する複数のATMスイッチ間にコネクションを設定する処理が加わる点を除き、上記と同じである。

【0060】次に、複数のPM32間で呼処理を動的に負荷分散する際の動作について説明する。

【0061】図7は、複数のPM32間で呼処理が動的に負荷分散される様子を示した図である。ここでは、3つのPM32-1<sub>1</sub>～PM32-1<sub>3</sub>で負荷分散する場合の構成を示している。なお、PM32-1<sub>1</sub>～PM32-1<sub>3</sub>は、互いに他のPM32に対して自己の負荷状態を通知するために、ATMスイッチファブリック33を介して専用の管理コネクションが設定されているものとする。

【0062】図8は、各PM32のローカルメモリ374に設けられた、呼処理を行うPM32（図7に示す例の場合は、3つのPM32-1<sub>1</sub>～PM32-1<sub>3</sub>）の負荷状態を示す状態テーブル13Aの構成を示す図である。この状態テーブル13Aは、PM番号フィールド13A-1とステータスフィールド13A-2で構成されている。各PM32は、状態テーブル13Aを参照することで、呼処理を行うPM32（自己を含む）の負荷状態を知ることができる。

【0063】図9～11は、ローカルCPU374の動



作を示すフローチャートである。これ等のフローは、管理部34により記憶装置35から読み出されローカルメモリ374上にロードされたプログラムを実行することによって開始される。

【0064】まず、図9において、ローカルCPU373は、イベントの発生を待ち、そして、発生したイベントがSET-UPパケット70の受信であるか否かを判断する(ステップ1001)。SET-UPパケット70の受信である場合は、図10に示すフローに移行し、そうでない場合は、ステップ1002に移行する。

【0065】ステップ1002では、発生したイベントがメインCPU371からの呼処理完了通知であるか否かを判断する。メインCPU371からの呼処理完了通知である場合は、図11に示すフローに移行し、そうでない場合は、ステップ1003に移行する。

【0066】ステップ1003では、発生したイベントが専用の管理コネクション、および管理セル用受信バッファを介して受け取った他のPM32からの状態通知変更セルであるか否かを判断する。他のPM32からの状態通知変更セルである場合は、受け取ったセルの内容に応じて、ローカルメモリ374に格納した図8に示す状態テーブル13Aを更新し(ステップ1004)、その後、ステップ1001に戻って新しいイベントが発生するのを待つ。一方、そうでない場合は、直ちにステップ1001に戻って新しいイベントが発生するのを待つ。

【0067】図10に示すフローでは、まず、ローカルメモリ374に格納した状態テーブル13Aを参照して、自己のPM32(より具体的には、自己のメインCPU371)がビジー状態にあるか否かを判断する(ステップ1005)。

【0068】ビジー状態でない場合は、自己のメインCPU371に対し、SET-UPパケット70を格納する受信バッファのアドレスを通知して呼処理を依頼する(ステップ1006)。これを受けて、メインCPU371は、上記説明した図6に示す要領で、送受信ATM端末1間におけるコネクションを確立する。

【0069】次に、ローカルCPU374は、自己のメインCPU371で処理中の呼処理数が規定値を越えたか否かを判断する(ステップ1007)。なお、処理中の呼処理数は、ステップ1006で依頼した呼処理の数と、ステップ1002で検出したメインCPU371からの処理完了通知の数とに基づいて求めることができる。処理中の呼処理数が規定値を越えた場合は、ステップ1008に移行する。一方、規定値を越えていない場合は、図9のステップ1001に戻り、新しいイベントが発生するのを待つ。

【0070】ステップ1008では、状態テーブル13Aに示された自己のPM32のステータスをビジー状態に更新する。その後、管理コネクションを介して、自己のPM32がビジー状態であることを示すセルを、他の

PM32に転送するよう、ATMコントローラ375に要求する(ステップ1009)。これを受けて、ATMコントローラ375は、ローカルメモリの管理セル送信用バッファ49Bを介して管理コネクション上にビジー状態であることを示すセルを送出する。それから、図9のステップ1001に戻り、新しいイベントが発生するのを待つ。

【0071】一方、ステップ1005において、ビジー状態であると判断された場合、ローカルメモリ374の状態テーブルを参照して、ビジー状態でない他のPM32を検索する(ステップ1010)。そして、検索の結果、非ビジー状態のPM32があれば(ステップ1011)、当該PM32にSET-UPパケット70を転送するようATMコントローラ375に要求する(ステップ1012)。これを受けて、ATMコントローラ375は、SET-UPパケット70を非ビジー状態のPM32に転送する。図7に示す例では、PM32-1<sub>1</sub>からPM32-1<sub>2</sub>へ、SET-UPパケット70が転送される様子を示している。なお、SET-UPパケット70の転送は、具体的には、SET-UPパケット70をATMセルに分解し、当該セルのヘッダを、当該セルがATMスイッチファブリック33を介して非ビジー状態のPM32にスイッチングされるよう交換することによって、実現される。

【0072】SET-UPパケット70を非ビジー状態のPM32に転送した後、図9のステップ1001に戻り、新しいイベントが発生するのを待つ。

【0073】ステップ1010での検索結果、非ビジー状態のPM32がない場合は(ステップ1011)、呼処理を行う複数のPM32-1<sub>1</sub>~PM32-1<sub>2</sub>全体を通しての処理能力が不足していることを管理部34に通知する(ステップ1013)。その後、自己のメインCPU371に対し、SET-UPパケット70を格納する受信バッファのアドレスを通知して呼処理を依頼する(ステップ1014)。これを受けて、メインCPU371は、上記説明した図6に示す要領で、送受信ATM端末1間におけるコネクションを確立する。

【0074】メインCPU371に呼処理を依頼した後、図9のステップ1001に戻り、新しいイベントが発生するのを待つ。

【0075】図11に示すフローでは、まず、自己のメインCPU371で処理中の呼処理数が規定値以下であるか否かを判断する(ステップ1015)。

【0076】規定値以下でない場合は、図9のステップ1001に戻り、新しいイベントが発生するのを待つ。

【0077】一方、規定値以下である場合は、状態テーブル13Aに示された自己のPM32のステータスを非ビジー状態に更新する(ステップ1016)。その後、管理コネクションを介して、自己のPM32が非ビジー状態であることを示すセルを、他のPM32に転送する

よう、ATMコントローラ375に要求する(ステップ1017)。これを受けて、ATMコントローラ375は、ローカルメモリの管理セル送信用バッファ49Bを介して管理コネクション上に非ビジー状態であることを示すセルを送出する。次いで、ローカルCPU373は、図9のステップ1001に戻り、新しいイベントが発生するのを待つ。

【0078】以上のフローを各PM32が実行する。

【0079】本実施形態では、ATMスイッチ3で行われるべき処理(呼処理)が、複数のPM32間で負荷分散されて行われる。また、各PM32での負荷状況に応じて、処理の振り分けを動的に行うことが可能となる。したがって、大規模ネットワークを構築する場合でも、効率よく処理を行うことができる。

【0080】また、本実施形態では、各PM32に2つのCPUを搭載し、同じ機能を有するPM32間における負荷分散のための処理をローカルCPU374で実行させるようにしている。このようにすることで、メインCPU11は、本来の機能処理に専念することができる。このため、負荷分散制御に伴うオーバーヘッドを最小限に留め、高性能な機能モジュールを構成できる。

【0081】さらに、本実施形態では、各PM32が図9～図11のフローを実行するので、たとえば、LIF31によりATMセルを送り先として指定されたPM32がダウンした場合、該PM32と同じ処理を行う他のPM32をATMセルの送り先に指定するように、LIF31を制御(プログラミング)することで、処理を中断させる必要がなくなる。

【0082】くわえて、本実施形態では、PM32は記憶装置35から読み出されメモリ上にロードされたプログラムを実行することで、各種の付加機能を実現しているので、ATMスイッチの機能及び性能の拡張性が容易になる。

【0083】なお、本実施形態では、呼処理を複数のPM32で負荷分散させる場合を例にとり説明したが、本発明は、上述したように、暗号処理や圧縮処理などのさまざまな処理を複数のPM32で負荷分散させることが可能である。

【0084】一例として、図3において、PM32-2<sub>1</sub>～PM32-2<sub>2</sub>で圧縮処理が行われ、PM32-3<sub>1</sub>～PM32-3<sub>2</sub>で暗号処理が行われる場合における、各処理の負荷分散について説明する。

【0085】図12は、複数のPM32間で圧縮処理および暗号化処理が動的に負荷分散される様子を示した図である。ここでは、複数のPM32-2(PM32-2<sub>1</sub>～PM32-2<sub>2</sub>)で圧縮処理が負荷分散され、複数のPM32-3(PM32-3<sub>1</sub>～PM32-3<sub>2</sub>)で、暗号化処理が負荷分散される場合の構成を示している。

【0086】なお、PM32-2<sub>1</sub>～PM32-2<sub>2</sub>は、

互いに他のPM32に対して自己の負荷状態を通知するために、ATMスイッチファブリック33を介して専用の管理コネクションが設定されているものとする。同様に、PM32-3<sub>1</sub>～PM32-3<sub>2</sub>も、互いに他のPM32に対して自己の負荷状態を通知するため、ATMスイッチファブリック33を介して専用の管理コネクションが設定されているものとする。

【0087】LIF31-1は、パケット(ユーザデータ)を構成する一連のATMセルを受け取り、これらを圧縮処理を行う複数のPM32-2のうちのいずれか1つに転送するよう、ヘッダを変換する。これにより、前記一連のATMセルは、ATMスイッチファブリック33により、複数のPM32-2のうちのいずれか1つにスイッチングされる。

【0088】これを受けて、複数のPM32-2は、上記説明した呼処理の場合と同じ要領で、負荷を分散させながら圧縮処理を行う。

【0089】すなわち、各PM32-2は、一連のATMセルを受け取ると、これをパケットに組み立てる。その後、自己がビジー状態にある場合は、組み立てたパケットをATMセルに分解して、非ビジー状態にある他のPM32-2に転送する。一方、自己が非ビジー状態にある場合は、組み立てたパケットを圧縮処理した後、ATMセルに分解して、暗号処理を行う複数のPM32-2のうちのいずれか1つに転送する。

【0090】これを受けて、複数のPM32-3は、上記説明した呼処理の場合と同じ要領で、負荷を分散させながら暗号化処理を行う。

【0091】すなわち、各PM32-3は、一連のATMセルを受け取ると、これをパケットに組み立てる。その後、自己がビジー状態にある場合は、組み立てたパケットをATMセルに分解して、非ビジー状態にある他のPM32-3に転送する。一方、自己が非ビジー状態にある場合は、組み立てたパケットを暗号化処理した後、ATMセルに分解してLIF31-2を介してネットワーク7上に送出する。

【0092】さて、図1において、送信側がATM端末1Aであり、受信側がATM端末1Bであるとする。この場合、ATMスイッチ3Aにて図11に示すパケットの圧縮・暗号化処理を行い、ATMスイッチ3Bにて、図11に示すパケットの圧縮・暗号処理と同じ要領でパケットの復号・伸長処理を行うことで、ATMスイッチ3AおよびATMスイッチ3Bを繋ぐネットワーク7上を流れるユーザデータの暗号化を図ることができる。

【0093】図13は、ATMスイッチ3Aにてパケットの圧縮・暗号化処理が行われ、ATMスイッチ3Bにて、復号・伸長処理が行われる場合のパケットの流れを示した図である。

【0094】本実施形態において、ATMスイッチ3Aは、圧縮処理および暗号化処理を、各々複数用意された

PM32-2、PM32-3にて、負荷を動的に分散させながら行うことができる。また、ATMスイッチ3Bは、復号処理および伸長処理を、各々複数用意されたPM32-4、PM32-5にて、負荷を動的に分散させながら行うことができる。したがって、各処理を効率よく処理を行うことができる。

【0095】以上、本発明の第一実施形態について説明した。

【0096】次に、本発明の第二実施形態について説明する。

【0097】上記の第一実施形態では、同じ処理を行う複数のPM間で、各PMの負荷状況に応じて、動的に負荷を分散させるものについて説明した。これに対し、本実施形態では、同じ処理を行う複数のPM間のみならず、異なる処理を行うPM間においても、各PMの負荷状況に応じて、搭載する機能（具体的には、実行するプログラム）を変更することで、動的に負荷を分散させるものについて説明する。

【0098】図14は、本発明の第二実施形態において、複数のPM32間で圧縮処理および暗号化処理が動的に負荷分散される様子を示した図である。なお、本実施形態のATMスイッチの構成は、図3に示す第一実施形態のものと同様であるので、その図面を省略している。

【0099】本実施形態では、図12に示した、圧縮処理を行う複数のPM32-2と暗号化処理を行う複数のPM32-3を搭載したATMスイッチ3において、複数のPM32-2の処理能力が不足した場合に、処理能力に余裕のある複数のPM32-3のうちの少なくとも1つを、圧縮処理を行うように変更している。

【0100】これは、管理部34にて、PM32が実行するプログラムを制御することで実現される。

【0101】図15は、本実施形態の管理部34の動作を示すフローチャートである。なお、ローカルCPU373の動作は、図9～図11に示す本発明の第一実施形態のものと同様である。

【0102】まず、管理部34は、ある処理を行うPM32（たとえば、圧縮処理を行うPM32-2<sub>1</sub>～PM32-2<sub>n</sub>）から、図10のステップ1013による処理能力不足の通知が来るのを待つ（ステップ1501）。

【0103】次に、通知を受け取ると、該通知を発行したPM32が行う処理以外の処理を行うPM32のグループであって、処理能力に余裕のあるグループがあるかどうか調べる（ステップ1502）。これは、該通知を発行したPM32が行う処理以外の処理を行うPM32のグループのうちの1つ（該通知を発行したPM32が行う処理以外の処理が複数ある場合は、これら複数の処理各々につき、該処理を行うPM32のグループのうちの1つ）に対して、ローカルメモリ374に格納した状態

テーブル13Aに、非ビジー状態にあるPM32があるかどうかを問い合わせればよい。

【0104】処理能力に余裕のあるPM32のグループがある場合、当該グループの中から非ビジー状態にあるPM32を少なくとも1つ選び、当該PM32の運用を停止させる。そして、当該PM32のメインメモリ372上に、ステップ1501で受けた通知の発行先PM32が行う処理のプログラムをロードする（ステップ1503）。これにより、当該PM32の機能を変更する。

【0105】たとえば、ステップ1501で受け取った通知の発行先が圧縮処理を行うPM32-2であり、ステップ1502で処理能力に余裕があると判断されたPM32のグループが復号化処理を行うPM32-3である場合、PM32-3<sub>1</sub>～PM32-3<sub>n</sub>のうち、非ビジー状態にあるものが、圧縮処理を行うよう機能変更される。

【0106】なお、この際、管理部34は、処理能力の拡張が行われるPM32（上記の例では、圧縮処理を行うPM32-2<sub>1</sub>～PM32-2<sub>n</sub>）各々に対して、ローカルメモリ374に格納する状態テーブル13Aに、機能変更されたPM32を追加するよう制御する。また、処理能力の縮小が行われるPM32（上記の例では、暗号化処理を行うPM32-2<sub>1</sub>～PM32-2<sub>n</sub>）各々に対して、ローカルメモリ374に格納する状態テーブル13Aに、機能変更されたPM32を削除するよう制御する。

【0107】一方、ステップ1502において、処理能力に余裕のあるPM32のグループがない場合、ATMスイッチ3内のPM32のリソース不足発生を管理端末36に出力する（ステップ1504）。

【0108】本実施形態は、上記のフローを実行することにより、機能の異なる複数のPM32間で、各PM32の負荷に応じて、PM32の機能割り当てを動的に変更することができる。したがって、本実施形態によれば、複数のPM32にかかる負荷を効率よく分散させながら複数種の機能を実現することができる。

【0109】また、本実施形態によれば、複数のPM32全体として、処理能力が不足している場合に、PM32のリソース不足発生を管理端末36に出力するので、操作者は、PM32の増設を効率よく、すなわち無駄なく行うことができる。

【0110】以上、本実施形態の第二実施形態について説明した。

【0111】次に、本実施形態の第三実施形態について説明する。

【0112】上記の各実施形態では、ATMスイッチは、1つの装置として構成されていることを前提としている。本実施形態は、上記の各実施形態で説明したATMスイッチを、ネットワークを利用して構成したものについて説明する。

【0113】図16は、本発明の第三実施形態であるATMスイッチの概略構成を示す図である。ここで、図3に示す第一実施形態のものと同一のものには同じ符号を付している。

【0114】図16において、パケット処理サーバ500-1～500-n（単にパケット処理サーバ500とも称する）は図3に示す第一実施形態のPM32-1～32-nに相当し、管理装置520は第一実施形態の管理部34に相当する。これらは、ワークステーションなどの情報処理装置で構成されている。また、フロントエンドスイッチ530-1～530-nは第一実施形態のLIF31-1～31-nに相当し、バックボーンATMスイッチ533は第一実施形態のATMスイッチファブリック33に相当する。これ等の構成要素は、LANなどのネットワークにより接続されている。

【0115】図17はパケット処理サーバ500の概略構成を示した図である。

【0116】図示するように、パケット処理サーバ500は、メインCPU501、メインメモリ502、および必要に応じてメインCPU501での処理をアクセラレートするアクセラレートカード503を備えた情報処理装置に、ローカルCPU506やATMコントローラ504などの備えたインテリジェント型のATM通信制御装置509が接続されて構成されている。

【0117】ここで、メインCPU501、メインメモリ502、およびアクセラレートカード503は、図4に示す第一実施形態のPM32のメインCPU371、メインメモリ372、およびアクセラレートカード379に相当する。また、ATM通信制御装置509のATMコントローラ504、PH-LSI505、ローカルCPU506、およびローカルメモリ507は、第一実施形態のPM32のATMコントローラ375、SW-IF376、ローカルCPU373、およびローカルメモリ374に相当する。

【0118】本実施形態では、上記の各構成要素をネットワークで接続することで、ATMスイッチを構成している。このようにすることで、ATMスイッチの処理能力や機能の拡張を容易に行うことができる。このため、ATM通信ネットワークの規模（具体的には、ATM端末の数）に応じて、ATMスイッチを、より効率よく構成することができる。とくに、大規模のATM通信ネットワーク用のATMスイッチとして最適である。

【0119】

【発明の効果】以上説明したように、本発明によれば、付加された機能を効率よく処理することが可能なATM交換機を提供することができる。

【図面の簡単な説明】

【図1】本発明の第一実施形態が適用されたATMネットワークシステムの概略構成図である。

【図2】AAL5によるユーザデータ（パケット）のA

TMセル化手順を説明するための図である。

【図3】図1に示すATMスイッチ3の概略機能ブロック図である。

【図4】図3に示すPM32の概略機能ブロック図である。

【図5】図4に示すATMコントローラ375でのセルの分割・組み立てに必要な制御テーブル、および、送受信バッファの配置場所を説明するための図である。

【図6】ITU-Tで標準化されたQ.2931プロトコルで規定された呼処理プロトコルのシーケンスを示す図である。

【図7】図3に示すATMスイッチにおいて、複数のPM32間で呼処理が動的に負荷分散される様子を示した図である。

【図8】図3に示すATMスイッチにおいて、各PM32のローカルメモリ374に設けられた、呼処理を行うPM32（図7に示す例の場合は、3つのPM32-1、PM32-1<sub>2</sub>）の負荷状態を示す状態テーブル13Aの構成を示す図である。

【図9】図3に示すATMスイッチにおいて、ローカルCPU374の動作を示すフロー図である。

【図10】図3に示すATMスイッチにおいて、ローカルCPU374の動作を示すフロー図である。

【図11】図3に示すATMスイッチにおいて、ローカルCPU374の動作を示すフロー図である。

【図12】図3に示すATMスイッチにおいて、複数のPM32間で圧縮処理および暗号化処理が動的に負荷分散される様子を示した図である。

【図13】図1において、ATMスイッチ3Aにてパケットの圧縮・暗号化処理が行われ、ATMスイッチ3Bにて、復号・伸長処理が行われる場合のパケットの流れを示した図である。

【図14】本発明の第二実施形態において、複数のPM32間で圧縮処理および暗号化処理が動的に負荷分散される様子を示した図である。

【図15】本発明の第二実施形態における管理部34の動作を示すフローチャートである。

【図16】本発明の第三実施形態であるATMスイッチの概略構成を示す図である。

【図17】図16に示すパケット処理サーバ500の概略構成を示した図である。

【符号の説明】

1A～1D ATM端末

2A～2D ATM通信制御装置

3A、3B ATMスイッチ

12-1、46 送信バッファ

12-2、48 受信バッファ

13A 状態テーブル

31-1～31-n 回線インターフェース（LIF）

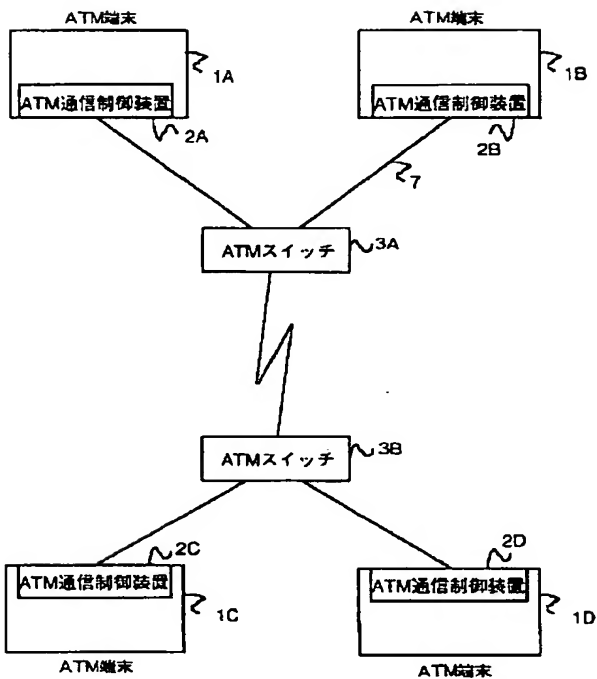
32-1～32-n プロセッサモジュール（PM）

21

33 ATMスイッチファブリック  
 34 管理部  
 35 記憶装置  
 36 管理端末  
 45 分割管理テーブル  
 47 組立て管理テーブル  
 49A 管理セル用受信バッファ  
 49B 管理セル用送信バッファ  
 371、501 メインCPU  
 372、502 メインメモリ  
 373、506 ローカルCPU

【図1】

図1



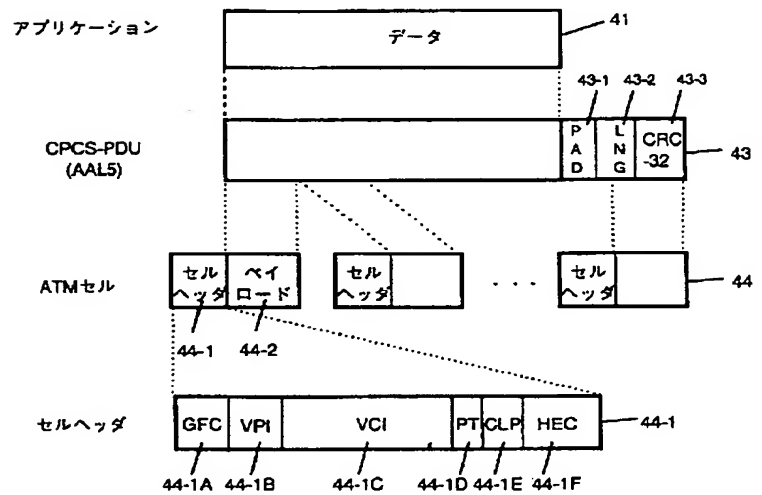
22

\* 374、507 ローカルメモリ  
 375、504 ATMコントローラ  
 376 SW-IF  
 378 ローカルバス  
 379、503 アクセラレートカード  
 500-1~500-n パケット処理サーバ  
 505 PH-LSI  
 520 管理装置  
 530-1~530-n フロントエンドスイッチ  
 10 533 バックボーンATMスイッチ

\*

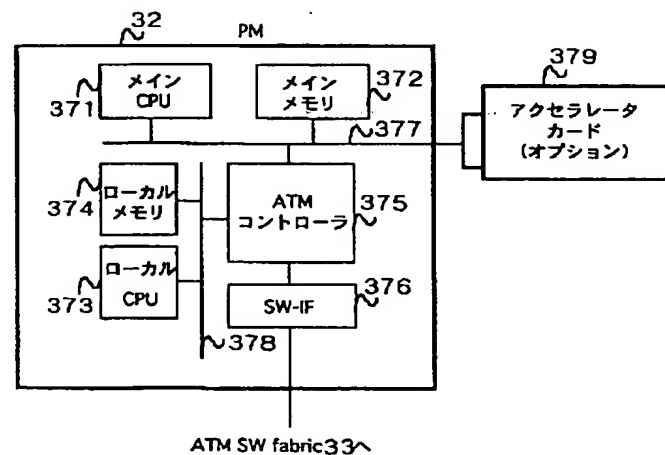
【図2】

図2



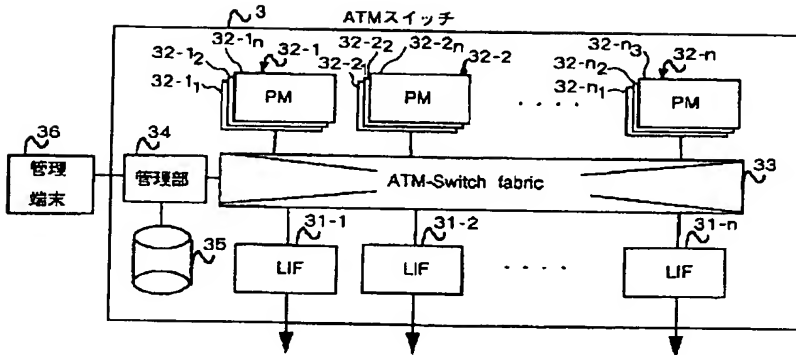
【図4】

図4



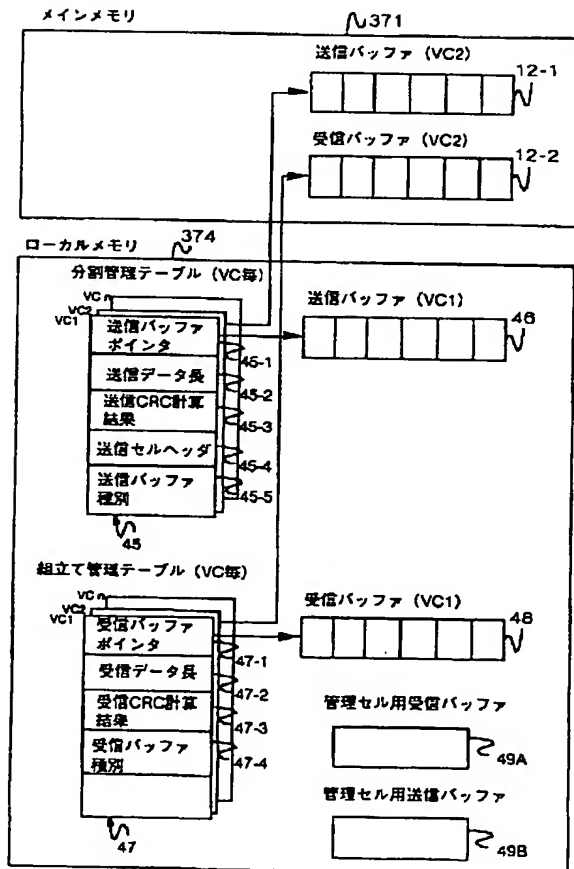
【図3】

図3



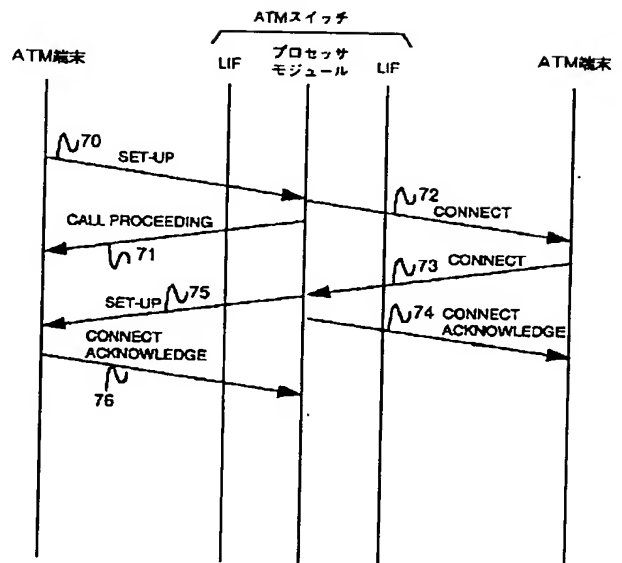
【図5】

図5



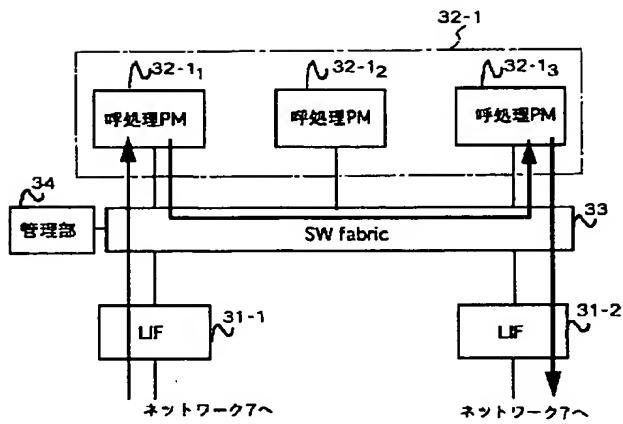
【図6】

図6



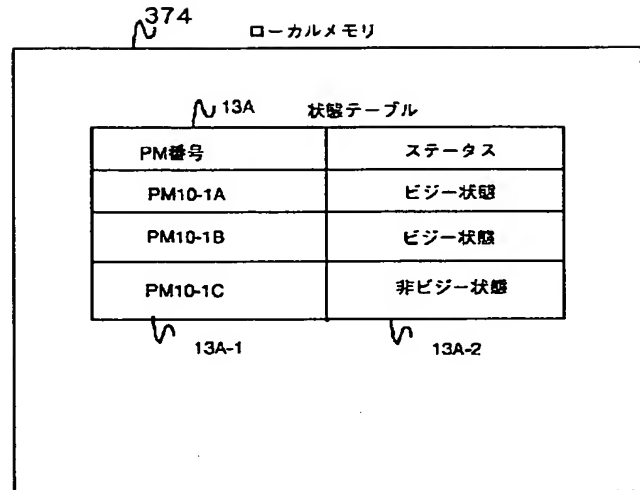
【図7】

図7



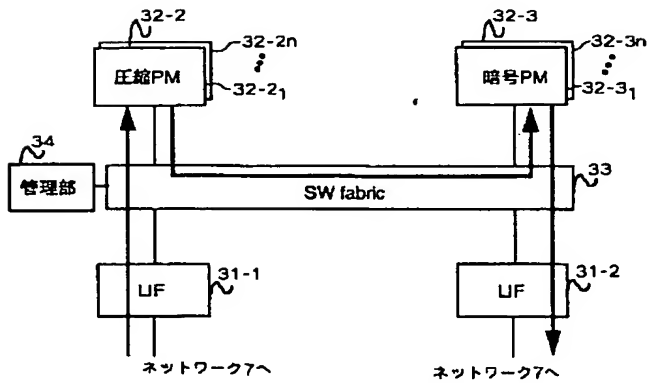
【図8】

図8



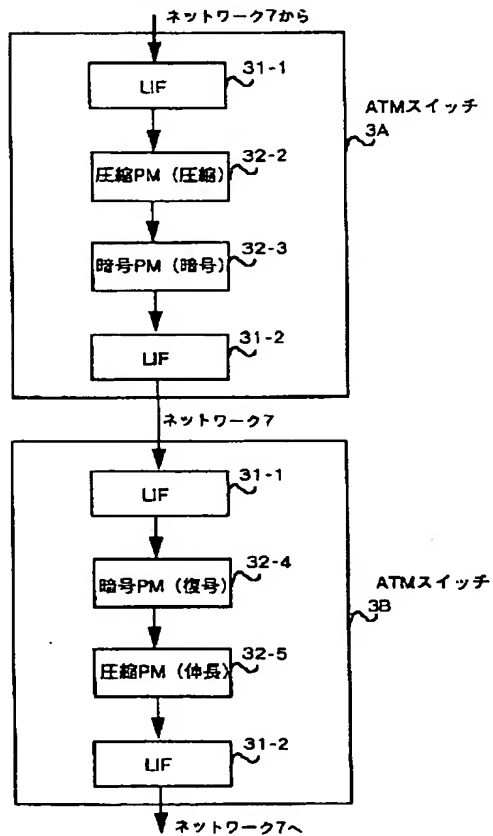
【図12】

図12



【図13】

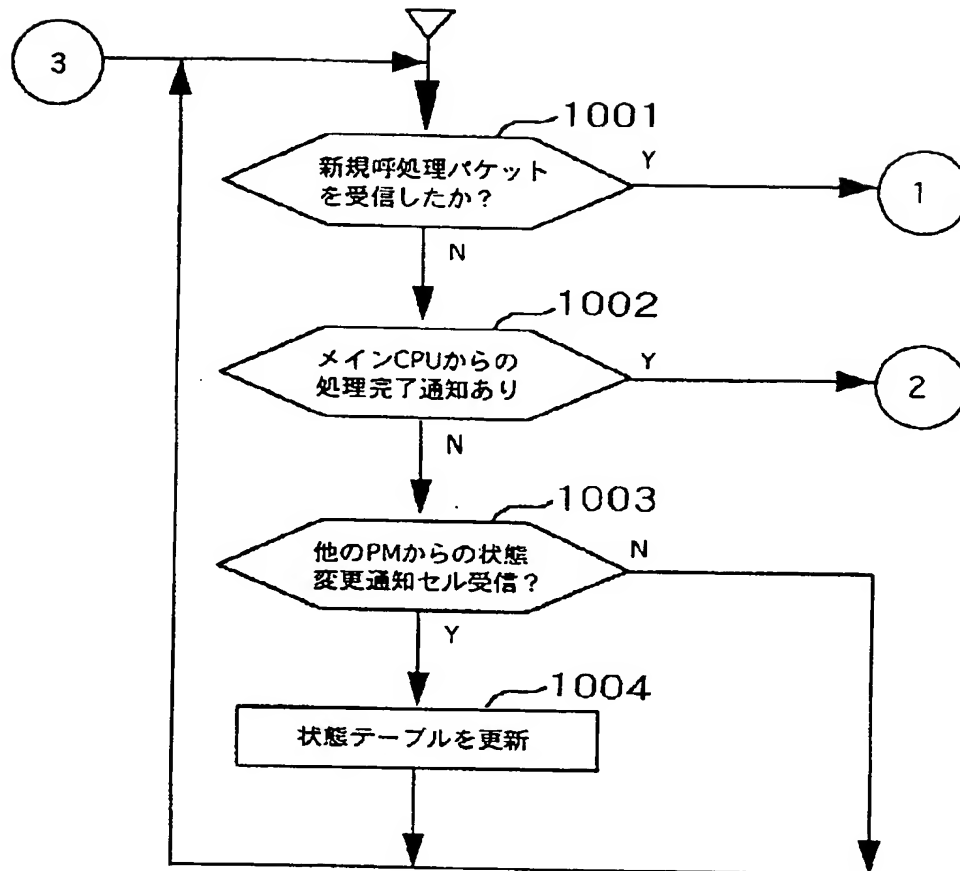
図13





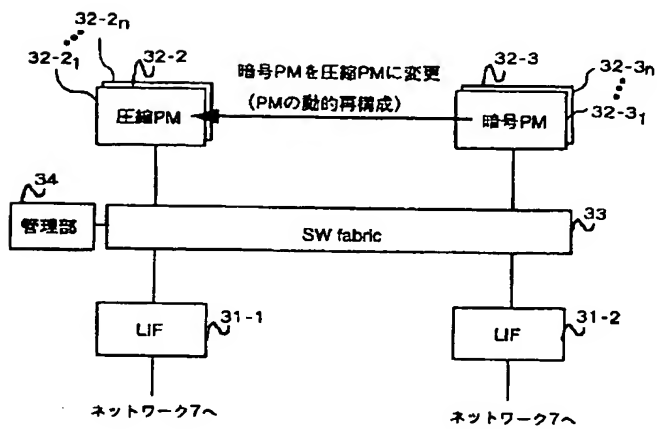
【図9】

図9



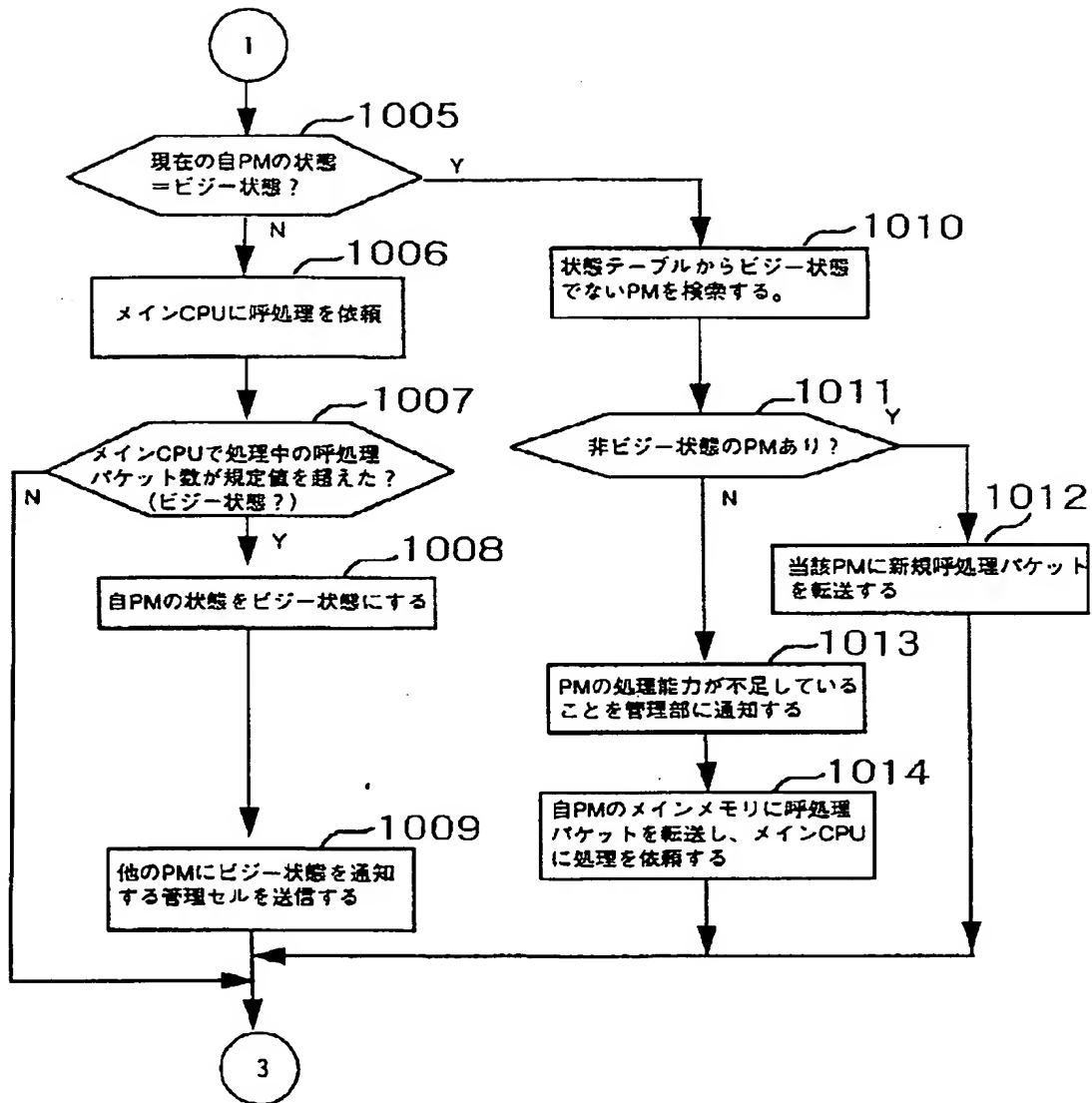
【図14】

図14



【図10】

図10



【図11】

図11

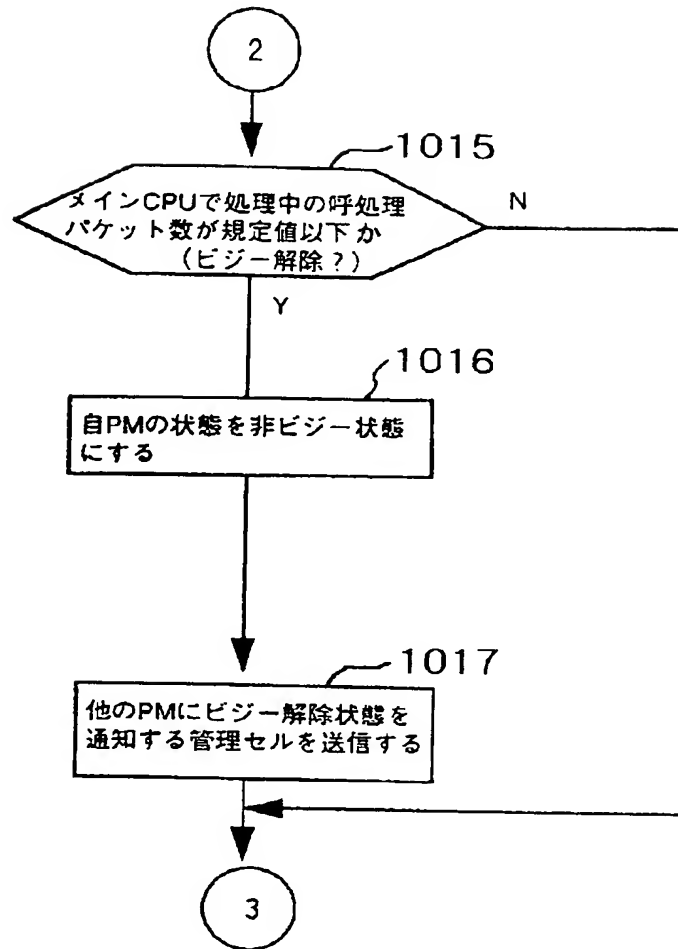
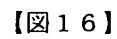


图 15



【図17】

図17

